

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/70

H01L 21/28 H01L 21/324

H01L 27/10 G11C 11/22

[12] 发明专利申请公开说明书

[21] 申请号 01143719.7

[43] 公开日 2002 年 9 月 25 日

[11] 公开号 CN 1371124A

[22] 申请日 2001.12.18 [21] 申请号 01143719.7

[30] 优先权

[32] 2000.12.20 [33] US [31] 09/742,204

[71] 申请人 富士通株式会社

地址 日本神奈川

[72] 发明人 格伦·福克斯 储 钊

布莱恩·伊斯泰普 高松知广 堀井义正
中村亘

[74] 专利代理机构 中国国际贸易促进委员会专利商标事
务所

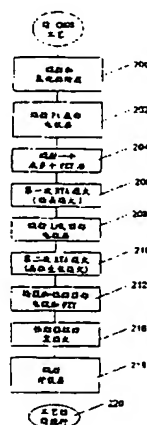
代理人 王以平

权利要求书 3 页 说明书 9 页 附图页数 3 页

[54] 发明名称 铁电存储器集成电路的高质量铅锆钛酸盐膜的制造工艺

[57] 摘要

一种集成电路的铁电电容器元件的制造工艺,其中包括下列步骤:淀积导电的底部电极层,此底部电极层优选由贵金属制成;用铁电电介质材料层覆盖底部电极层;在淀积包含贵金属氧化物的第二电极层之前,对铁电电介质进行第一次退火;在淀积导电的顶部电极层之后,对铁电电介质材料层进行退火,并对顶部电极层进行第二次退火。第一次和第二次退火是快速热退火。



ISSN 1000-8427 4

权 利 要 求 书

1. 一种集成电路的铁电电容器元件的制造工艺，包括以下步骤：

淀积导电的底部电极层；

淀积铁电电介质材料层；

对铁电电介质材料层进行第一次退火；

淀积导电的顶部电极层；以及

对铁电电介质材料层进行第二次退火，第二次退火是快速热退火并在淀积导电的顶部电极层步骤之后进行。

2. 如权利要求 1 所述的工艺，其中，导电的底部电极层包含贵金属。

3. 如权利要求 2 所述的工艺，其中，导电的底部电极层包含铂。

4. 如权利要求 1 所述的工艺，其中，铁电电介质层包含 PZT。

5. 如权利要求 1 所述的工艺，其中，导电的顶部电极层包含贵金属氧化物。

6. 如权利要求 5 所述的工艺，其中，导电的顶部电极层包含铌氧化物。

7. 如权利要求 5 所述的工艺，其中，第一次退火包括在 525-600℃ 温度之间进行的快速热退火。

8. 如权利要求 7 所述的工艺，其中，第一次退火为在大约 575℃ 温度下进行 60-120 秒。

9. 如权利要求 7 所述的工艺，其中，第二次退火在 700-750℃ 温度之间进行。

10. 如权利要求 9 所述的工艺，其中，第二次退火为在大约 725℃ 温度下退火超过 10 秒。

11. 如权利要求 10 所述的工艺，其中，第二次退火时间为约 20 秒。

12. 一种集成电路的铁电电容器元件的制造工艺，包括以下步骤：

淀积包含贵金属的导电底部电极层；

淀积铁电电介质材料层；

对铁电电介质材料层进行第一次退火；

淀积包含贵金属氧化物的导电顶部电极层；以及

对铁电电介质材料层进行第二次退火，第二次退火是快速热退火并在淀积导电的顶部电极层步骤之后进行。

13. 如权利要求 12 所述的工艺，其中，导电的底部电极层包含铂。

14. 如权利要求 12 所述的工艺，其中，铁电电介质层包含 PZT。

15. 如权利要求 12 所述的工艺，其中，第一次退火在包含氧气的气氛中进行，氧气分压小于一个大气压的 10%。

16. 如权利要求 15 所述的工艺，其中，第一次退火在包含氧气的气氛中进行，氧气分压约为 5%。

17. 如权利要求 15 所述的工艺，其中，第一次退火在包含氧气和不活泼气体的混合物的气氛中进行。

18. 如权利要求 12 所述的工艺，其中，第二次退火在包含氧气分压的气氛中进行，此氧气分压小于一个大气压的 5%。

19. 如权利要求 18 所述的工艺，其中，第二次退火在包含氧气的气氛中进行，氧气分压约为 1%。

20. 如权利要求 18 所述的工艺，其中，第一次退火在包含氧气和不活泼气体混合物的气氛中进行。

21. 如权利要求 18 所述的工艺，其中，还包括淀积封装层的步骤；且，第二次退火在淀积封装层步骤之后进行。

22. 如权利要求 21 所述的工艺，其中，第二次退火在 700-750℃ 温度之间进行，退火时间不小于 10 秒。

23. 如权利要求 22 所述的工艺，其中，铁电电介质层包含 PZT。

24. 如权利要求 23 所述的工艺，其中，通过溅射来淀积铁电电介质层。

25. 一种铁电电容器，包括：

包含二氧化钛的粘附层；

包含铂的底部电极层；

包含 PZT 的铁电电介质层；以及

包含铌氧化物的顶部电极层。

26. 如权利要求 25 所述的铁电电容器，其中，铁电电介质层包含具有典型柱状结构的晶粒，并且在铁电电介质层和顶部电极层之间的界面处具有清晰的分界。

铁电存储器集成电路的高质量铅锆钛酸盐膜的制造工艺

技术领域

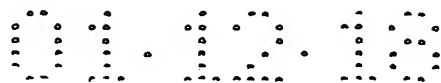
本发明涉及铁电存储器集成电路加工领域。具体地，本发明涉及用于在铁电存储器集成电路内形成铁电电容器的介电层和电极层的淀积和退火步骤。

背景技术

标准的动态随机存取存储器 (DRAM) 和静态随机存取存储器 (SRAM) 器件被认为是易失存储器，因为当断电时存储在其中的数据丢失。永久性存储器则是那些即使在断电后也能保存数据的存储器。

目前，对于 EEPROM (可电删除的可编程只读存储器) 和快速 EEPROM 永久存储器的市场需求很大。这些器件倾向于写速度慢，写时间通常为毫秒数量级，但读时间范围一般在 1 纳秒和 1 微秒之间。读、写时间的巨大差别以及 EEPROM 闪存的成组删除特性使一些系统的设计复杂化。具有保存数据用的电池备用电源的 CMOS SRAM 或 DRAM 可在永久性存储器中提供平衡的、快速的读写时间，但是很昂贵并且需要电池，限制了系统寿命或最终要求更换电池。

众所周知，铁电随机存取存储器 (FRAM) 是永久性存储器技术，具于读写时间都具有在 1 微秒以内的潜力。FRAM 永久性存储器基于把铅锆钛酸盐 (PZT) 铁电存储电容器用作存储器元件，并且集成有 CMOS 寻址、选择和控制逻辑，这在本领域中是已知的并且在工业上是可行的。PLZT 是掺杂镧形式的 PZT，其中一部分铅被镧取代，对本专利文件来说，术语 PZT 包括 PLZT。众所周知，PZT 另外可掺杂铌和钙以提高其铁电电介质的性质。具有铌钛钽酸盐 (SBT) 电介质的铁电存储电容器在本领域中也是已知的。对本专利文件来说，术语铁电电介质包括 PZT 和 SBT 材料。



可以期望，比当前可行的器件具有更小器件几何形状和更小铁电存储电容器的 FRAM 器件将以更低的成本提供更大的速度和存储密度。制造此种 FRAM 器件需要制造改进的、均匀的、高质量的、集成有 CMOS 寻址和控制逻辑的铁电存储电容器。

众所周知，一些现有的 FRAM 器件包括随着重复操作而劣化的铁电存储电容器，这称为疲劳劣化。一些现有 FRAM 器件包括用于克服疲劳劣化的复杂电路，由此使器件的设计复杂化。所以期望改进的、高质量的铁电存储电容器也能制造不需要复杂电路也不会疲劳劣化的 FRAM 器件。

FRAM 器件的铁电存储电容器具有面接铁电层的底部电极，该铁电层用作铁电电介质经常是 PZT 或 SBT。铁电层一般在底部电极的上面淀积，而顶部电极在铁电层的上面淀积。每个层被掩蔽和蚀刻以确定每个电容器的尺寸和位置。在所得到的电容器上形成钝化层。此层被掩蔽和蚀刻以使每个电容器连接到每个存储器单元的其它部件和诸如集成电路 CMOS 寻址、选择和逻辑的其它部件。

在转让给 Ramtrom International Corporation, Colorado Springs, Colorado, 的名为“用于优化铁电膜性能的多层途径”的美国专利 No. 6090443 (简称'443 专利) 中描述了用于制作铁电存储电容器中铁电介质的现有工艺，此专利中所描述的内容在此引作参考。此工艺包括下列步骤，其中包括两步快速热退火 (RTA)，所有步骤都在淀积底部电极层之后进行：

溅射淀积金属底部电极。

溅射淀积富含铅的 PZT 核层。

溅射淀积 PZT 主体层。

可选 (即可有可无) 地溅射淀积富含铅的 PZT 覆盖层，这些 PZT 核、主体和覆盖层还可以由自旋工艺淀积，并且可掺杂钙和锶。

在氢气气氛中在 625℃ 下对淀积的 PZT 进行 RTA 退火 90 秒，在底部电极界面上形成金属间化合物相，RTA 用 AG Heatpulse 410 RTA 装置进行。

在氧气气氛中在 750℃ 下对淀积的 PZT 进行 RTA 退火 20 秒, 以使 PZT 结晶化。

淀积顶部电极层。

在测试之前, 在 650℃ 下对所得到的结构进行炉内退火一小时。

尽管'443 专利的工艺能制造比现有技术有改进的 PZT 膜, 但在 PZT 的质量和工艺复杂性方面还有改进的空间。

发明概述

从对附图所示的本发明优选实施例的更具体描述中, 本发明的前述和它的特征、应用和优点会清楚易见。

用于铁电存储器的高质量 PZT 铁电存储电容器通过以下工艺形成:

在已部分处理的 CMOS 集成电路晶片上淀积铂 (Pt) 底部电极层。

溅射淀积富含铅的 PZT 核层。

溅射淀积 PZT 主体层。PZT 核和主体层还可以由自旋工艺淀积, 且可掺杂铜、钙和铈。

可替代地, 可淀积单个 PZT 层。

在氢气气氛中在大约 575℃ 下对淀积的 PZT 进行 RTA 退火约 90 秒, 形成钙钛矿相。在大气压力下使用在氢气中具有 5% 氧气的气氛。此步骤是第一次 PZT 退火。

淀积铱氧化物 (IrO_x) 顶部电极层。此步骤必须跟在第一次 PZT 退火之后进行, 因为否则的话, 在第一次 PZT 退火中发生的物质收缩会使 IrO_x 层碎裂。

在氢气-氧气气氛中在大约 750℃ 下对淀积的 PZT 和顶部电极层一起进行 RTA 退火约 20 秒, 使 PZT 完全结晶。这是第二次 PZT 退火并且在含一部分氧气的氢气环境中进行。

使用本领域中已知的光掩蔽和蚀刻步骤, 以除去顶部电极层、再结晶的 PZT 以及底部电极层中不需要的部分。

淀积钝化层。

对钝化层进行光掩蔽和蚀刻, 以使其它电路元件连接到所获得的铁

电存储电容器上。

已经发现，如果在对淀积的 PZT 和顶部电极层一起进行 RTA 退火之前淀积以使 PZT 完全结晶，那么该顶部电极层保护 PZT，且有助于制造高质量的 PZT 层。

然而发现，如果在具有较高氧气分压的气体混合物中对淀积的 PZT 和顶部电极层一起进行 RTA 退火步骤，那么在顶部电极层上就形成小结核。这些小结核具有干扰后续工艺步骤的潜力，因此优选阻止它们的形成。还发现，如果在其它不活泼气氛如氢气中含约 1% 氧气的气体混合物中对淀积的 PZT 和顶部电极层一起进行 RTA 退火步骤，就可以阻止此结核形成。

因此，在第二次退火之前淀积顶部电极层有助于制造高质量的铁电电容器。

还已经发现一种替代工艺，其中，在光掩蔽和蚀刻顶部电极层之后对淀积的 PZT 和顶部电极层一起进行 RTA 退火也可制造高质量的铁电电容器。而且，还发现另一替代工艺也可制造高质量的铁电电容器，在此工艺中对淀积的 PZT 和顶部电极层一起进行的 RTA 退火步骤进一步延迟到淀积钝化层与可选的掩蔽和蚀刻之后进行。

附图简述

图 1 是根据本发明制作的 CMOS 电路上的铁电电容器的横截面；

图 2 是一工艺流程图，它示出在第一次 RTA 退火和第二次 RTA 退火之间淀积顶部电极层，在第二次 RTA 退火之后蚀刻 PZT 和炉内回复退火；

图 3 示出替代工艺的流程图，其中，在第一次 RTA 退火之后淀积顶部电极层，并且在蚀刻 PZT 之后进行第二次 RTA 退火；以及

图 4 示出替代工艺的流程图，其中，在第一次 RTA 退火之后淀积顶部电极层，并且在蚀刻 PZT 和淀积封装层之后进行第二次 RTA 退火。

实施发明的具体方式

参照图 1 和 2, 铁电电容器一般在已部分完成的 CMOS 集成电路晶片的热氧化层 100 的上面生长。在此氧化层上溅射钛层 (步骤 200), 该钛层厚度为 50-200 Å, 优选为 200 Å。在氧气气氛中在 300-700℃ 下优选在 700℃ 下对此钛层进行氧化 10 分钟到一小时, 形成二氧化钛的粘附层 102, 该层增强粘附力并由此防止后面的各层的脱落。

在氧化了的钛粘附层 100 上溅射 (步骤 202) 铂底部电极层 104, 厚度为 500-2500 Å, 为了获得最佳的电极质量优选 1000 Å 厚。为了获得最佳的电极质量和下述 PZT 层的最佳质量, 此层在衬底温度为 450-600℃ 时通过 DC 溅射而淀积。对于本专利申请而言, 贵金属是铂、铱、钌, 或者是其它主要包含在元素周期表中与铂、铱、钌在相同区域的元素的金属。

接着, 淀积一个或多个掺杂铟的 PZT 铁电电介质层。这可以是约 1800 Å 厚的 PZT 单层, 优选用钙和铈掺杂对此层进行改良而获得所需要的电气性质。也可以是, 溅射 (步骤 204) 富含铅的、掺杂铟的 PZT 铁电薄膜 106, 此膜厚度为约 150 Å, 优选掺杂铟并用钙和铈掺杂进行改良。所淀积的 PZT 中包含的铅成分是 PZT 化学计量比的 1.05-1.3 倍。然后, 此富含铅的层被进一步溅射 (步骤 206) 的厚约 1650 Å 的 PZT 主体层 108 覆盖, 得到总的 PZT 厚度约 1800 Å。PZT 淀积优选通过在温度约 25℃ 的衬底上进行 RF 溅射而进行。PZT 淀积还可按 1999 年东京“有关固体状态器件和材料的 1999 国际会议补充摘要”第 400-401 页所述的溶胶-凝胶方法进行。

然后在 525℃ 和 600℃ 之间, 优选在 575℃ 下对 PZT 进行快速热退火 (RTA) (步骤 208), 退火时间约 60 到 120 秒, 优选 90 秒。此退火在低真空或在主要是不活泼气体的气氛中进行, 由此具有比环境空气更少的氧气。希望用于退火的气氛所包含的氧气分压不超过一个大气压的 10%。已成功使用在大气压下在氩气中含有约 5% O_2 的混合物。此步骤在此称为第一次退火或者是结晶化退火。

对于本专利申请而言, 术语稀有气体 (noble gas) 是氦气、氖气、氩气, 或者是其它具有相似性质和在元素周期表中位于相似位置的气体。术语

不活泼气体(inert gas)包括任何在退火条件下不与集成电路表面起明显化学反应的气体, 也包括稀有气体。术语低真空包括下述条件: 其总压力大大小于 1 个大气压的含不活泼气体、空气和/或氧气的气体混合物。

接着, 此已部分退火的 PZT 用溅射 (步骤 210) 的非晶铱氧化物 (IrO_x) 顶部电极层 110 覆盖, 顶部电极层 110 的厚度为 500-2000 Å, 优选为 1500 Å。此电极通过在室温下在衬底上进行 DC 溅射而淀积。对于本专利申请而言, 贵金属氧化物是前文定义的贵金属的氧化物, 包括铂和铱的氧化物。已发现铱氧化物作为顶部电极层是尤其有效的, 因为 IrO_x 顶部电极层在第二次退火和后续工艺阶段中有效地密封和保护 PZT, 由此制造比其它成品铁电电容器质量更高的 PZT 层。

在顶部电极层 110 被溅射 (步骤 210) 之后, 在一定温度下对顶部电极层和下面的 PZT 一起进行快速热退火 (步骤 212), 退火时间足以使 PZT 的晶粒生长结束。此退火在超过 625°C 的温度下进行, 一般在 700-750°C 之间。在 725°C 下退火约 20 秒已获得良好的结果。要求退火时间大于 10 秒以避免退火工艺中的过度变化, 优选退火时间小于 40 秒, 因为更长时间的退火是不必要的。这个步骤在此称为第二次退火或者是晶粒生长退火。第二次退火在具有小于 5% 大气压的氧气分压的气体混合物中进行, 氧气分压优选为约 1% 大气压。此分压优选通过在室内压力下混合不活泼气体和 1% 氧气而获得, 不过希望也可使用低真空。所用的不活泼气体包括氩气, 尽管还希望可使用其它的不活泼气体, 包括稀有气体氦气和氖气。

在图 2 的工艺中, 发现在第二次退火过程中存在氧气明显大于规定范围的分压, 导致在 IrO_x 顶部电极层形成小结核。这些小结核具有干扰器件后续处理的潜力。

已观察到, 所述工艺在底部电极、铁电电介质和顶部电极层之间产生能分界良好的界面。具体地, 铁电电介质层显示出能清晰界定的具有典型柱状结构的晶粒。

随后, 对顶部电极和 PZT 层进行掩蔽和蚀刻步骤 214, 以确定在本领域中已知的单个铁电电容器。

采用标准 FRAM 工艺进行蚀刻损坏回复炉内退火（步骤 216）一小时，退火温度的范围在 500-700℃ 之间，优选 650℃。

接着淀积（步骤 218）封装层 112，此层包含 PZT、氧化铝或其它在本领域中已知的材料。继续用本领域中已知的工艺（步骤 220）掩蔽和蚀刻底部电极层，并且在封装层中掩蔽和蚀刻接触孔。本工艺还继续淀积、掩蔽和蚀刻 CMOS 集成电路中典型的互连电介质、钝化层和金属化层，以便把所得到的铁电电容器和电路其它部件互连在一起而形成铁电 RAM 集成电路。

在图 3 所示的替代工艺中，开始的工艺步骤，如溅射和氧化粘附层步骤 200、溅射底部电极层步骤 202、溅射一个或多个 PZT 铁电材料层步骤 204、进行第一次 RTA 退火步骤 206、以及溅射 IrO_x 顶部电极层步骤 208 与图 2 中的开始工艺步骤相同。在此替代工艺中，在溅射 IrO_x 顶部电极层步骤 208 之后，不是进行第二次 RTA 退火而是进行掩蔽和蚀刻步骤 300 以确定用于顶部电极和 PZT 层的区域。在这些掩蔽和蚀刻步骤之后才进行第二次 RTA 退火步骤 302。

第二次 RTA 退火步骤 302 或晶粒生长退火步骤在一定温度下对顶部电极层和下面的 PZT 一起进行快速热退火，退火时间足以使 PZT 的晶粒生长结束。此退火在超过 625℃ 的温度下进行，一般在 700-750℃ 之间。在 725℃ 下退火约 20 秒已获得良好的结果。要求退火时间大于 10 秒以避免退火工艺中的过度变化，优选退火时间小于 40 秒，因为更长时间的退火是不必要的。

对于图 3 所示的替代工艺，图 2 工艺中的蚀刻损坏回复炉内退火步骤 216 不再是必要的，并可省略。因此在第二次 RTA 退火步骤 302 之后，溅射封装层步骤 304，并且如图 2 工艺中的一样继续进行工艺步骤 306。封装层可包含氧化铝或 PZT。

在图 4 所示的第二替代工艺中，开始的工艺步骤如溅射和氧化粘附层步骤 200、溅射底部电极层步骤 202、溅射一个或多个 PZT 铁电材料层步骤 204、进行第一次 RTA 退火步骤 206、溅射 IrO_x 顶部电极层步骤 208、以及掩蔽和蚀刻顶部电极和 PZT 层与图 3 中的开始工艺步骤相同。

在这些掩蔽和蚀刻步骤之后，不进行退火步骤就溅射淀积封装层（步骤 400），然后才进行第二次 RTA 退火步骤 402。

第二次 RTA 退火步骤 402 或晶粒生长退火步骤在一定温度下对顶部电极层和下面的 PZT 一起进行快速热退火，退火时间足以使 PZT 的晶粒生长结束。此退火在超过 625℃ 的温度下进行，一般在 700-750℃ 之间。在 725℃ 下退火约 20 秒已获得良好的结果。要求退火时间大于 10 秒以避免退火工艺中的过度变化，优选退火时间小于 40 秒，因为更长时间的退火是不必要的。

对于图 4 所示的替代工艺，图 2 工艺中的蚀刻损坏回复炉内退火步骤 216 不再是必要的，并可省略。在第二次 RTA 退火步骤 402 之后，掩蔽和蚀刻（步骤 404）封装层 112 和底部电极层 104。这些步骤之后是常规的蚀刻回复炉内退火步骤 406，并且与图 2 工艺相同，继续进行触点和更高的互连层的加工（步骤 408）。

在图 5 所示的第三替代工艺中，开始的工艺步骤如溅射和氧化粘附层步骤 200、溅射底部电极层步骤 202、溅射一个或多个 PZT 铁电材料层步骤 204、进行第一次 RTA 退火步骤 206、溅射 IrO_x 顶部电极层步骤 208、掩蔽和蚀刻顶部电极和 PZT 层步骤 300、以及与图 4 中的开始工艺步骤相同。

在图 5 的工艺中，在溅射（步骤 400）封装层 112 步骤之后，对封装层 112 和底部电极层 104 进行本领域中已知的掩蔽和蚀刻步骤 500。

在这些掩蔽和蚀刻步骤 300 和 500 之后进行第二次 RTA 退火步骤 502。

第二次 RTA 退火步骤 502 或晶粒生长退火步骤在一定温度下对顶部电极层和下面的 PZT 一起进行快速热退火，退火时间足以使 PZT 的晶粒生长结束。此退火在超过 625℃ 的温度下进行，一般在 700-750℃ 之间。在 725℃ 下退火约 20 秒已获得良好的结果。要求退火时间大于 10 秒以避免退火工艺中的过度变化，优选退火时间小于 40 秒，因为更长时间的退火是不必要的。

对于图 5 所示的替代工艺，图 2 工艺中的蚀刻损坏回复炉内退火步

骤 216 不再是必要的，并可省略。相似地，图 2、3 和 4 工艺所要求的蚀刻回复退火步骤 216 也不是必需的，并可省略。在第二次 RTA 退火步骤 502 之后，与本文描述的其它工艺一样进行触点和更高的互连层的加工（步骤 504）。

已结合铂导电底部电极层和铌氧化物导电顶部电极层描述了本发明的各工艺。至少一些其它的金属或非金属导电物质，包括铌和相似的贵金属，也可用于制造可行的铁电电容器底部电极。相似地，至少一些其它的贵金属氧化物也可用于制造可行的铁电电容器顶部电极。然而，要求底部和顶部电极层的熔点大于在这些层被淀积之后所进行的快速热退火工艺的温度。

已结合溅射淀积各种层描述了本发明工艺。本工艺可与其它适用于各种层并在本领域中公知的淀积方法如化学汽相淀积（CVD）或溶液化学淀积（自旋）技术一同运用。

在此所用的快速热退火（RTA）是一种热处理技术，此技术依赖于通过使物体暴露在红外线的辐射下而对物体的至少一个表面加热，辐射也可由热灯或激光产生。

尽管对本发明已结合其优选实施例进行了描述，但本领域的技术人员应该理解，只要不偏离本发明的精神和范围可对本发明的形式和细节作各种其它的改变。

说明书附图

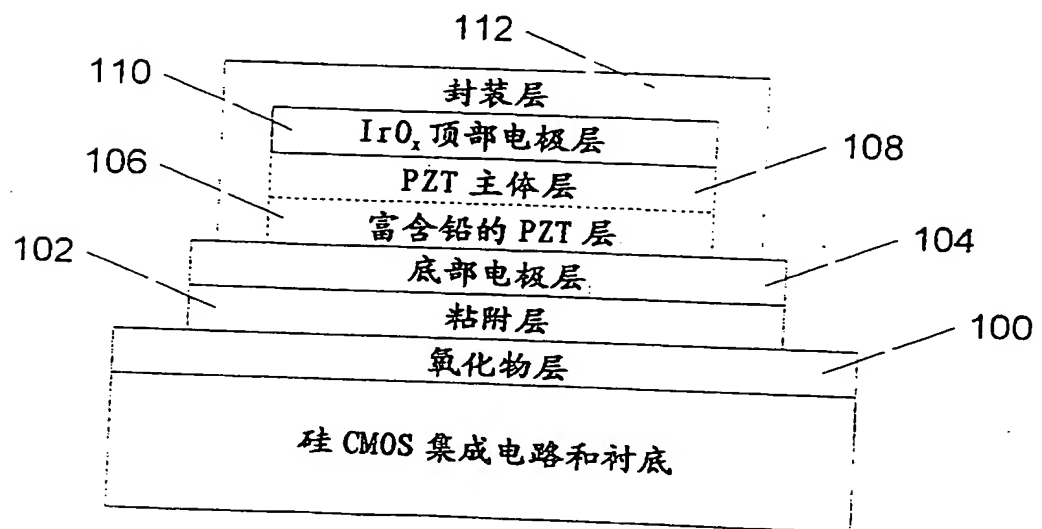


图 1

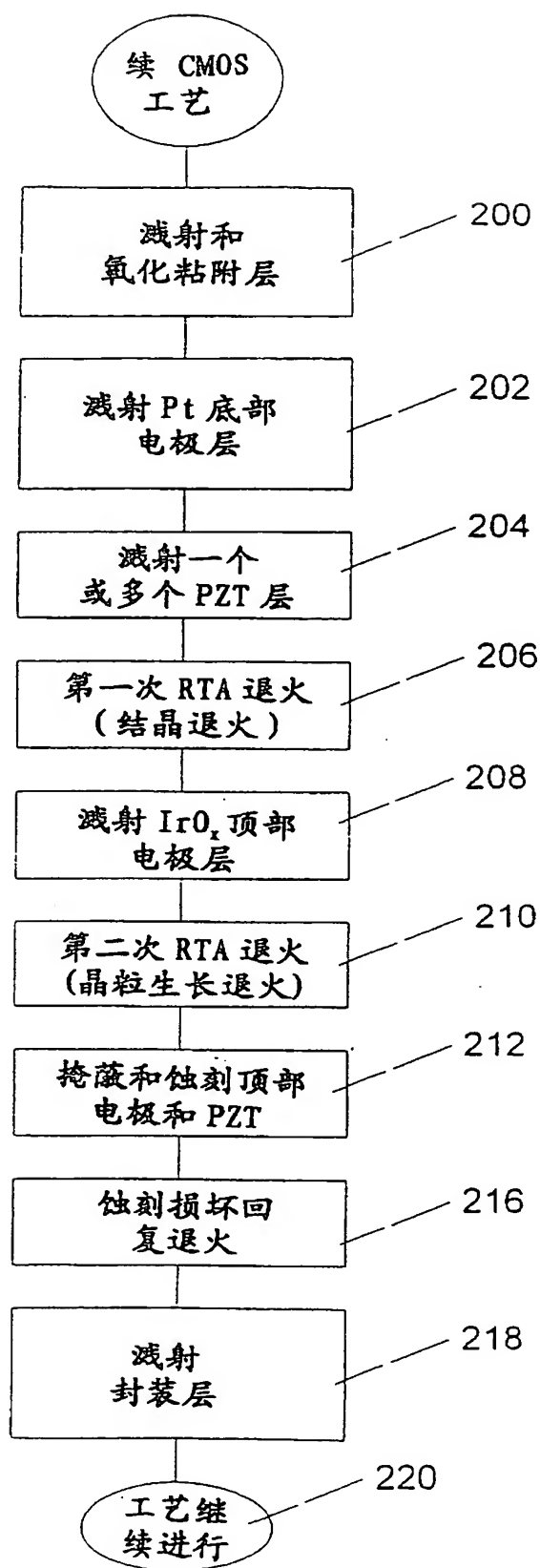


图 2

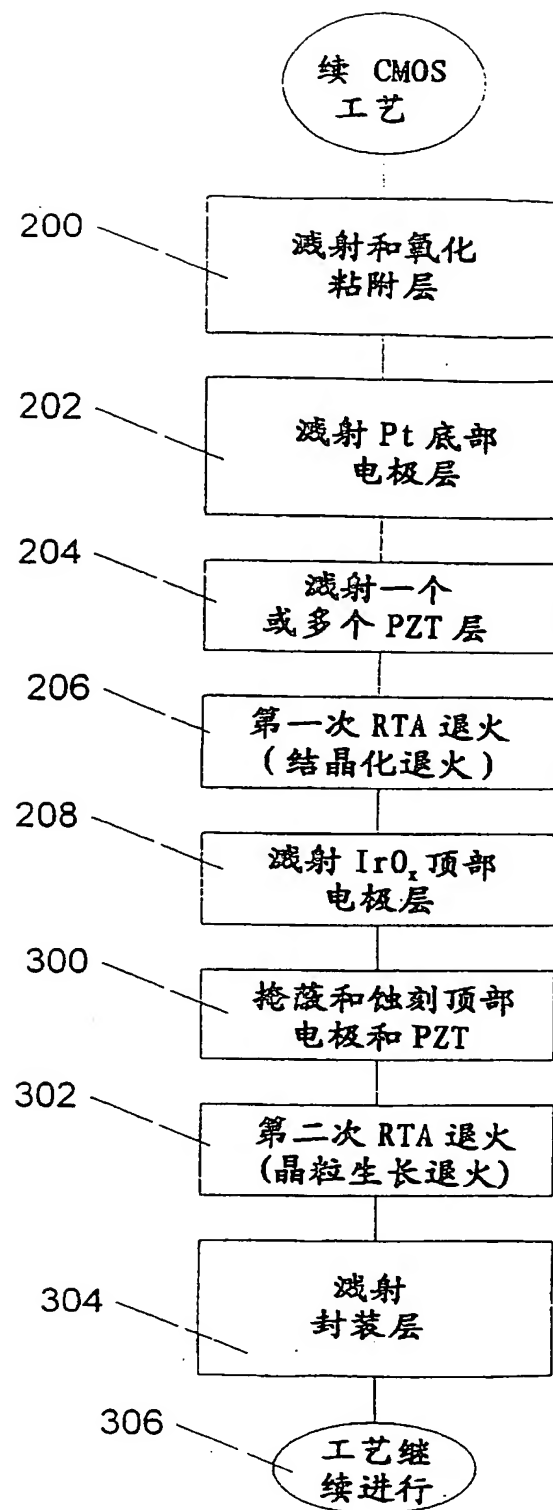


图 3

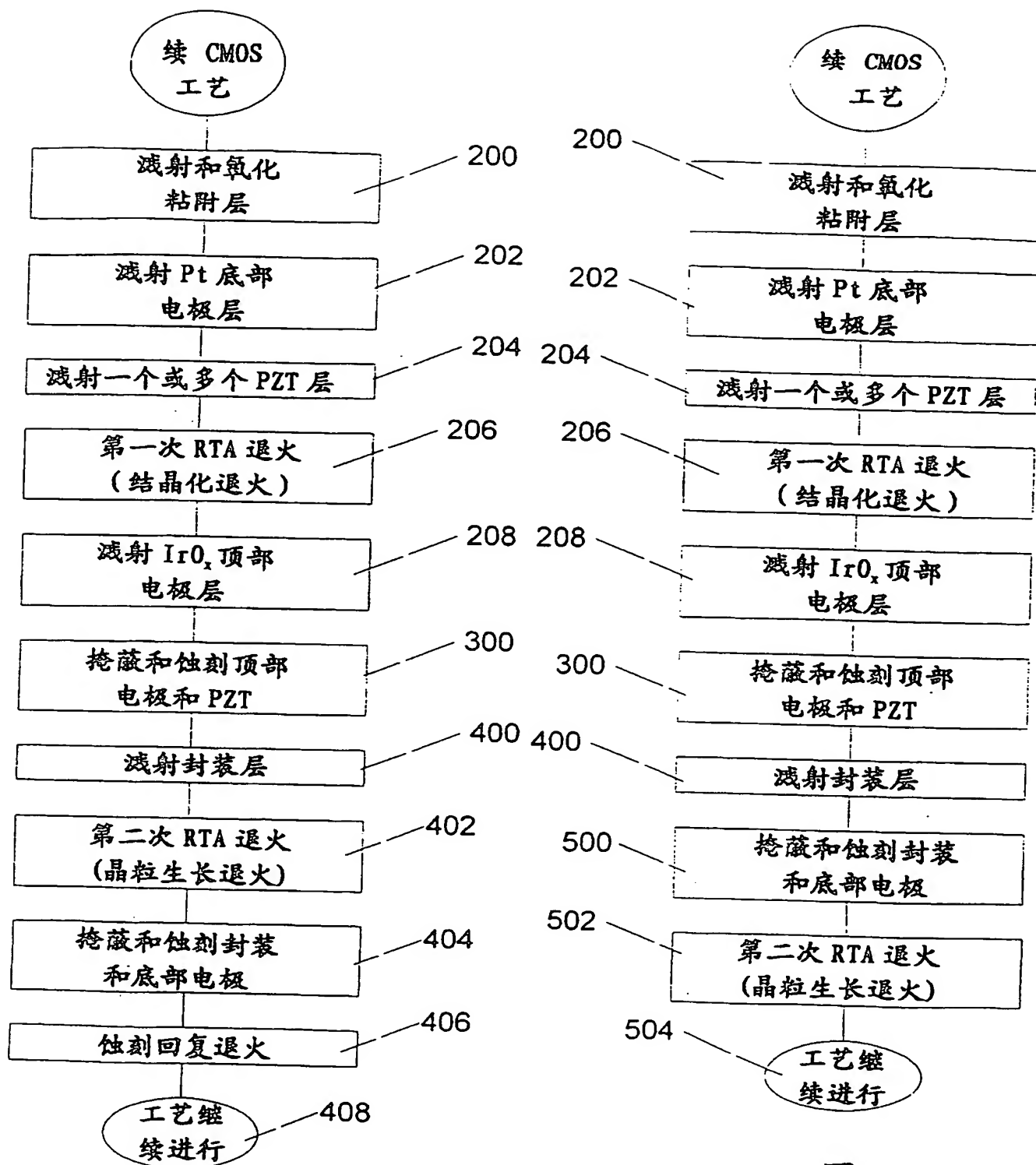


图 5

图 4